

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Applicant: Yasuhiko WAKABAYASHI  
Title: EQUALIZER CIRCUIT AND  
EQUALIZING METHOD  
Appl. No.: Unassigned  
Filing Date: 4/10/2000  
Examiner: Unassigned  
Art Unit: Unassigned

1c586 U.S. PTO  
09/546184  
04/10/00

**CLAIM FOR CONVENTION PRIORITY**

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

- Japan Patent Application No. 11-106034 filed April 14, 1999.

Respectfully submitted,

Date April 10, 2000

FOLEY & LARDNER  
Washington Harbour  
3000 K Street, N.W., Suite 500  
Washington, D.C. 20007-5109  
Telephone: (202) 672-5407  
Facsimile: (202) 672-5399

By

*Phillip J. Anticola*  
Reg. No. 38,819

*for*

David A. Blumenthal  
Attorney for Applicant  
Registration No. 26,257

P14038-A

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JCS86 U.S. PTO  
09/546184  
04/10/00

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

1999年 4月14日

願 番 号  
Application Number:

平成11年特許願第106034号

願 人  
Applicant(s):

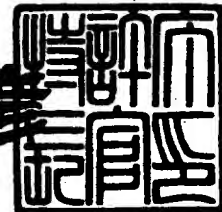
日本電気株式会社

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年 2月14日

特許庁長官  
Commissioner,  
Patent Office

近 藤 隆 彦



【書類名】 特許願

【整理番号】 68501714

【提出日】 平成11年 4月14日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 3/06

【発明者】

    【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

    【氏名】 若林 康彦

【特許出願人】

    【識別番号】 000004237

    【氏名又は名称】 日本電気株式会社

【代理人】

    【識別番号】 100088812

    【弁理士】

    【氏名又は名称】 ▲柳▼川 信

【手数料の表示】

    【予納台帳番号】 030982

    【納付金額】 21,000円

【提出物件の目録】

    【物件名】 明細書 1

    【物件名】 図面 1

    【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 等化器回路及びそれに用いる等化処理方法

【特許請求の範囲】

【請求項 1】 受信レベル信号から受信データの開始を検出するキャリアセンス検出手段を含む等化器回路であって、前記受信データ信号に対して等化処理を行う第 1 及び第 2 の等化器部と、前記第 1 及び第 2 の等化器部各々を 1 フレーム受信毎に交互に切替えて動作するよう制御する制御手段と、前記第 1 及び第 2 の等化器部各々の出力を 1 フレーム受信毎に交互に切替えて出力する切替え手段とを有することを特徴とする等化器回路。

【請求項 2】 前記制御手段は、前記キャリアセンス検出手段の検出結果と前記第 1 及び第 2 の等化器部各々における前記等化処理の終了とを基に 1 フレーム受信毎に前記第 1 及び第 2 の等化器部を交互に切替えて動作させるためのキャリアセンス信号を生成するよう構成したことを特徴とする請求項 1 記載の等化器回路。

【請求項 3】 前記第 1 及び第 2 の等化器部各々に対応して設けられかつ前記キャリアセンス信号とシステムクロック信号とをマスクして対応する等化器部に出力する第 1 及び第 2 のゲート回路を含むことを特徴とする請求項 2 記載の等化器回路。

【請求項 4】 受信レベル信号から受信データの開始を検出するキャリアセンス検出手段を含む等化器回路の等化処理方法であって、前記受信データ信号に対して等化処理を行う第 1 及び第 2 の等化器部各々を 1 フレーム受信毎に交互に切替えて動作させかつ第 1 及び第 2 の等化器部各々の出力を 1 フレーム受信毎に交互に切替えて出力するようにしたことを特徴とする等化処理方法。

【請求項 5】 前記キャリアセンス検出手段の検出結果と前記第 1 及び第 2 の等化器部各々における前記等化処理の終了とを基に 1 フレーム受信毎に前記第 1 及び第 2 の等化器部を交互に切替えて動作させるためのキャリアセンス信号を生成するようにしたことを特徴とする請求項 4 記載の等化処理方法。

【請求項 6】 前記第 1 及び第 2 の等化器部各々に対応して設けられかつ前

記キャリアセンス信号とシステムクロック信号とをマスクして対応する等化器部  
に出力するようにしたことを特徴とする請求項5記載の等化処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は等化器回路及びそれに用いる等化処理方法に関し、特にマルチパスフ  
ェージングによる波形歪みや干渉妨害波（ノイズ雑音）を回避するための等化器  
回路に関する。

【0002】

【従来の技術】

5. 2GHz帯域を使用した20～30Mbpsのマルチメディア移動通信で  
ある高速無線ATM（Asynchronous Transfer Mode  
：非同期転送モード）システムのようなデータ伝送では、マルチパスフェージン  
グによるデータの品質劣化を回避するために等化機能が用いられている。

【0003】

この等化機能を用いた技術については、例えば最短のプリアンプルを使用して  
位相回転手段を動作させるための周波数オフセット値を求めてから、等化器で使  
用するタップ係数を設定することができる狭帯域変調方式の無線データ通信端末  
を提供する技術が本願出願人から提案されている。

【0004】

上記の等化機能を実現するための等化器回路は、図3に示すように、キャリア  
センス検出部6と等化器部7とからなる。等化器部7はメモリ部8と、位相回転  
部9と、位相差検出回路10と、平均値検出回路11と、積分回路12と、ベク  
トル変調回路13と、伝送路特性推定部14と、タップ係数設定部15と、等化  
器16とから構成されている。

【0005】

キャリアセンス検出部6は図示せぬRF（Radio Frequency：  
周波数変換器）からのRSSI（Received Signal Stre  
ngth Indicator：受信レベル）信号Qによってキャリアの有無を判

定し、受信データの開始を検出したものと、等化器部 7 を終了させる 1 パルス信号の復調データ終了信号 S によってキャリアセンス信号 R を等化器部 7 へ出力する。

## 【0006】

メモリ部 8 は受信データ信号 P を任意の期間取込み、出力を制御する。位相回転部 9 はメモリ部 8 からの出力信号の位相を必要な位相分回転させる。位相差検出回路 10 は現在の角度と PN (Pseudo Noise: 疑似雑音) 符号系列の一周期後の角度を求め、その差分を求める。

## 【0007】

平均値検出回路 11 は位相差検出回路 10 で求められた角度の値を決められた回数分積分し、その回数割ることによって 1 シンボル当たりの平均位相差の平均値を求める。積算回路 12 は平均値検出回路 11 で求めた値をシンボル単位で積分する。ベクトル変調回路 13 は積分回路 12 から出力される信号を実数部振幅値と虚数部振幅値とに変換し、実数部振幅値と虚数部振幅値とを位相回転部 9 に出力する。

## 【0008】

伝送路特性推定部 14 は位相回転部 9 で位相回転した後の信号を用いて、プリアンブル期間に PN 符号系列の一周期分の伝送路特性を求める。タップ係数設定部 15 は伝送路特性推定部 14 で求められた伝送路特性から等化器 16 に必要なタップ係数を求めて等化器 16 に設定する。等化器 16 はタップ係数設定部 15 から設定されたタップ係数を持つフィルタによって位相回転部 9 の出力を等化して復調データ信号 U を出力し、この復調データ信号 U によって受信処理が行われる。

## 【0009】

図 4 は従来技術による休止区間が長い時の実施例を示す受信タイミング図である。図 4 において、RF からの RSSI 信号 Q によってキャリアの有無を判定し、受信データの開始を検出した後に等化器部 7 で周波数オフセットの検出と伝送路特性の推定とタップ係数の設定とを行う。

## 【0010】

この等化器 16 の各種初期設定ではある一定期間、PN 符号を繰返すプリアンブル信号をメモリ部 8 に蓄えて処理を行っているため、その分遅延が生じる。等化器 16 の各種初期設定が行われた後、復調データ信号 U が出力される。等化器部 7 では常にシステムクロック信号 T によって動作しているため、電力を消費している。さらに、休止区間が長いために情報ビットレートが低下する。

## 【0011】

図 5 は従来の技術による休止区間が短い時の実施例を示す受信タイミング図である。図 5 において、RF からの RSSI 信号 Q によってキャリアの有無を判定し、受信データの開始を検出した後に、等化器部 7 で周波数オフセットの検出と伝送路特性の推定とタップ係数の設定とを行う。

## 【0012】

この等化器 16 の各種初期設定ではある一定期間、PN 符号を繰返すプリアンブル信号をメモリ部 8 に蓄えて処理を行っているため、その分遅延が生じる。等化器 16 の各種初期設定が行われた後、復調データ信号 U が出力される。等化器部 7 では常にシステムクロック信号 T によって動作しているため、電力を消費している。

## 【0013】

さらに、休止区間が短いため、キャリアセンス期間  $\alpha$  中に次のフレームを受信してしまうと衝突してしまい、キャリア検出信号  $\beta$  を検出することができない。よって、1 フレーム受信データ毎に受信してしまい、正常に受信することができない。

## 【0014】

また、上記の従来の技術のほかに、例えば、特開平 06-030057 号公報に開示された技術では性能を劣化させずに平均の演算量を削減し、消費電力を低減するものがある。それ以外にも、マルチパス成分検出器はトレーニング信号を基準信号として受信信号との相関処理を行って得た受信レベルのレベル比率を演算器で算出して最適に遅延検波器と適応等化器とを切替え、消費電力を最小化するものもある。

## 【0015】

## 【発明が解決しようとする課題】

上述した従来の上記の等化機能を実現するための等化器回路では、休止区間が長い場合に情報ビットレートが低下してしまうという問題がある。また、休止区間が短い場合には復調データの処理期間中に次のフレームを受信すると、キャリアセンスを検出することができないので、1フレーム毎にデータを受信してしまい、異常受信となる。さらに、等化器部では常にシステムクロック信号によって動作を行っているため、電力を消費してしまうという問題が生じる。

## 【0016】

そこで、本発明の目的は上記の問題点を解消し、連続した受信バーストでも正常にリアルタイム処理させることができ、消費電力を低減させることができる等化器回路及びそれに用いる等化処理方法を提供することにある。

## 【0017】

## 【課題を解決するための手段】

本発明による等化器回路は、受信レベル信号から受信データの開始を検出するキャリアセンス検出手段を含む等化器回路であって、前記受信データ信号に対して等化処理を行う第1及び第2の等化器部と、前記第1及び第2の等化器部各々を1フレーム受信毎に交互に切替えて動作するよう制御する制御手段と、前記第1及び第2の等化器部各々の出力を1フレーム受信毎に交互に切替えて出力する切替え手段とを備えている。

## 【0018】

本発明による等化処理方法は、受信レベル信号から受信データの開始を検出するキャリアセンス検出手段を含む等化器回路の等化処理方法であって、前記受信データ信号に対して等化処理を行う第1及び第2の等化器部各々を1フレーム受信毎に交互に切替えて動作させかつ第1及び第2の等化器部各々の出力を1フレーム受信毎に交互に切替えて出力するようにしている。

## 【0019】

すなわち、本発明の等化器回路は、受信レベル信号から受信データの開始を検出するキャリアセンス検出部と、キャリアセンス検出部の出力信号と第1の等化器部及び第2の等化器部からの復調データの終了を検出しかつ1フレーム受信毎



に交互に切替えて低消費電力及びリアルタイム処理を行うためのゲート信号を生成するキャリアセンス制御部と、キャリアセンス制御部の出力ゲート信号期間とシステムクロック信号とをマスクさせる第1のゲート回路及び第2のゲート回路と、第1のゲート回路及び第2のゲート回路の出力信号とキャリアセンス制御部の出力信号と受信データ信号とによって等化处理と復調データの開始と終了とを行う第1の等化器部及び第2の等化器部と、第1の等化器部及び第2の等化器部の出力信号によって1フレーム受信毎に交互に受信データを切替える受信データ切替部とを持ち、受信データ切替部からの復調データ信号によって受信処理を行っている。

#### 【0020】

上記の如く、並列2系統の等化器を用いて1フレーム受信毎に、交互に切替え動作させることによって、連続した受信バーストでも正常にリアルタイム処理させることが可能となる。かつ、キャリアセンス期間中のみクロック信号を供給させることによって等化器部の消費電力を低減することが可能となる。

#### 【0021】

##### 【発明の実施の形態】

次に、本発明の一実施例について図面を参照して説明する。図1は本発明の一実施例による等化器回路の構成を示すブロック図である。図1において、本発明の一実施例による等化器回路はキャリアセンス検出部1と、キャリアセンス制御部2と、ゲート回路部3a、3bと、等化器部4a、4bと、受信データ切替部5とから構成されている。

#### 【0022】

キャリアセンス検出部1はRF (Radio Frequency: 周波数変換器) からのRSSI (Received Signal Strength Indicator: 受信レベル) 信号Bによって受信データの開始を検出し、その開始を示す信号をキャリアセンス制御部2へ出力する。

#### 【0023】

キャリアセンス制御部2はキャリアセンス検出部1からの信号によって受信データの開始を知り、等化器部4aからの復調データゲート信号Jと等化器4bか

らの復調データゲートKとからキャリアセンスの終了を検出する。

【 0 0 2 4 】

また、キャリアセンス制御部2はキャリアセンスの開始及びキャリアセンスの終了によって、1フレーム毎に交互に切替えて低消費電力及びリアルタイム処理を行うためのアクティブハイのキャリアセンス信号C、Dを生成する。

【 0 0 2 5 】

キャリアセンス制御部2はキャリアセンス信号Cをゲート回路3aと等化器部4aとにそれぞれ出力し、キャリアセンス信号Dをゲート回路3bと等化器部4bとにそれぞれ出力する。

【 0 0 2 6 】

ゲート回路3aはシステムクロック信号Eとキャリアセンス信号Cとをマスクし、アクティブハイのクロックゲート信号Fを等化器部4aへ出力する。ゲート回路3bはシステムクロック信号Eとキャリアセンス信号Dとをマスクし、アクティブハイのクロックゲート信号Gを等化器部4bへ出力する。

【 0 0 2 7 】

等化器部4aはキャリアセンス信号Cの入力後に周波数オフセットの検出と伝送路特性の推定とタップ係数の設定とを行う。等化器部4aは等化器（図示せず）の初期設定後、復調データゲート信号Jと復調データ信号Hとを生成し、それらの信号を受信データ切替部5へ出力する。

【 0 0 2 8 】

等化器部4bはキャリアセンス信号Dの入力後に周波数オフセットの検出と伝送路特性の推定とタップ係数の設定とを行う。等化器部4bは等化器（図示せず）の初期設定後、復調データゲート信号Kと復調データ信号Lとを生成し、それらの信号を受信データ切替部5へ出力する。

【 0 0 2 9 】

受信データ切替部5は等化器部4aからの復調データゲート信号Jと等化器部4bからの復調データゲート信号Kとを交互に切替えると同時に、等化器部4aからの復調データ信号Hと等化器部4bからの復調データ信号Lとを切替えて復調データ信号Mを出力する。この受信データ切替部5からの復調データ信号によ

って受信処理が行われる。

【0030】

図2は本発明の一実施例による並列2系統の等化器切替え動作を示すタイミングチャートである。図2において、順次受信される受信データ信号Aは各種トレーニングを行うプリアンプル信号と情報データとからなる。

【0031】

プリアンプル信号はある一定期間、PN (Pseudo Noise: 疑似雑音) 符号を繰返して受信する。キャリアセンス信号C, Dが立上がった後に、PN符号の一周期分の信号で周波数オフセット値の検出と伝送路特性の推定とタップ係数の設定とを行う。

【0032】

この等化器の各種初期設定は等化器部4a, 4bの内部にあるメモリ (図示せず) に蓄えてから処理しているため、遅延が生じる。等化器部4a, 4bは復調データの終了と同時に、キャリアセンス信号C, Dを終了させる。

【0033】

これら等化器部4a, 4bを並列回路の構成とすることによって、キャリアセンス期間中に次のフレームを受信しても、交互に切替えてリアルタイムに受信処理することが可能となる。また、等化器部4a, 4bにクロックゲート信号F, Gを供給させているので、低消費電力となる。

【0034】

このように、並列2系統の等化器 (等化器部4a, 4bの等化器) を用いて1フレーム毎に、それらを交互に切替えることによって、等化器部4a, 4bの等化器をクロックゲート期間中のみ受信動作させて消費電力を低減させることができる。また、等化器部4a, 4bの等化器の初期設定による遅れでもリアルタイム処理することができる。

【0035】

すなわち、並列2系統の等化器 (等化器部4a, 4bの等化器) を用いて1フレーム受信毎に、それらを交互に切替え動作させることによって、連続した受信バーストでも正常にリアルタイム処理させることができる。また、キャリアセン

ス期間中のみ等化器部 4 a, 4 b を受信動作させるため、消費電力を低減させることができる。

【0036】

【発明の効果】

以上説明したように本発明によれば、受信レベル信号から受信データの開始を検出するキャリアセンス検出手段を含む等化器回路において、受信データ信号に対して等化処理を行う第 1 及び第 2 の等化器部各々を 1 フレーム受信毎に交互に切替えて動作させ、第 1 及び第 2 の等化器部各々の出力を 1 フレーム受信毎に交互に切替えて出力することによって、連続した受信バーストでも正常にリアルタイム処理させることができ、キャリアセンス期間中のみ等化器部を受信動作させて消費電力を低減させることができるという効果がある。

【図面の簡単な説明】

【図 1】

本発明の一実施例による等化器回路の構成を示すブロック図である。

【図 2】

本発明の一実施例による並列 2 系統の等化器切替え動作を示すタイミングチャートである。

【図 3】

従来例による等化器回路の構成を示すブロック図である。

【図 4】

従来例による休止区間が長い時の動作を示すタイミングチャートである。

【図 5】

従来例による休止区間が短い時の動作を示すタイミングチャートである。

【符号の説明】

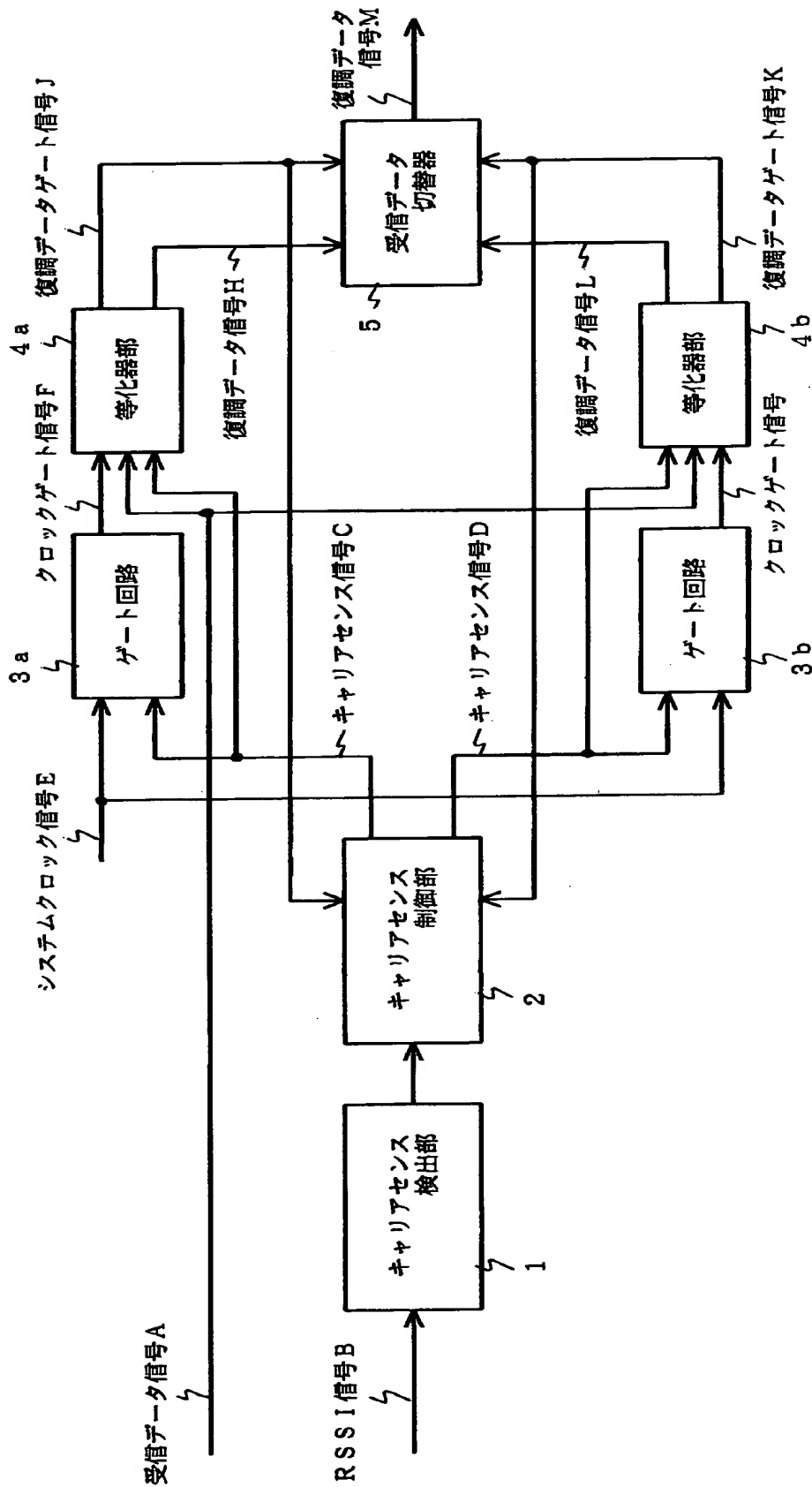
- 1    キャリアセンス検出部
- 2    キャリアセンス制御部
- 3 a, 3 b    ゲート回路部
- 4 a, 4 b    等化器部
- 5    受信データ切替部

- A 受信データ信号
- B R S S I 信号
- C, D キャリアセンス信号
- E システムクロック信号
- F, G クロックゲート信号
- H, L, M 復調データ信号
- J, K 復調データゲート信号

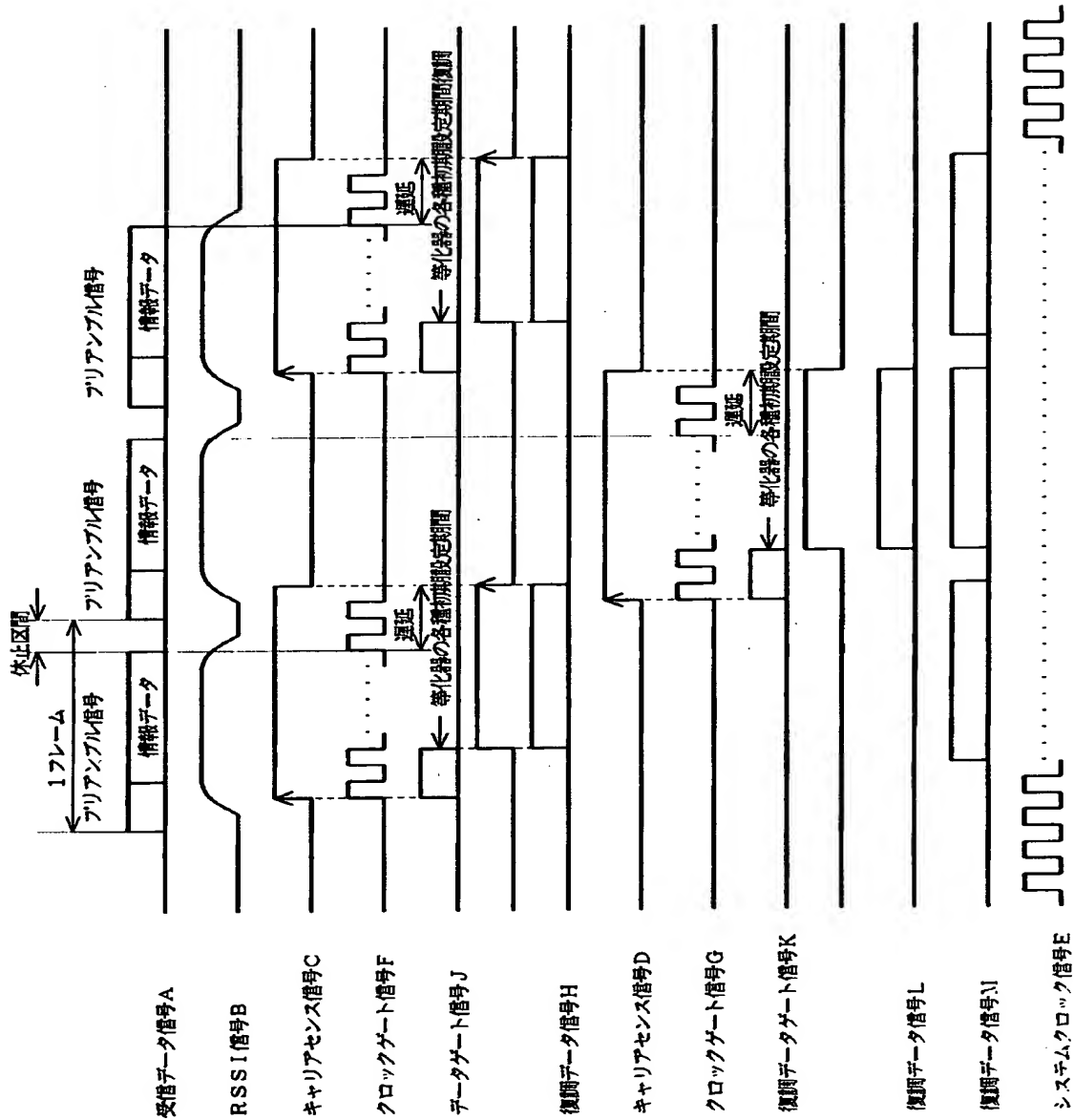
特平 1 1 - 1 0 6 0 3 4

【書類名】 図面

【図 1】

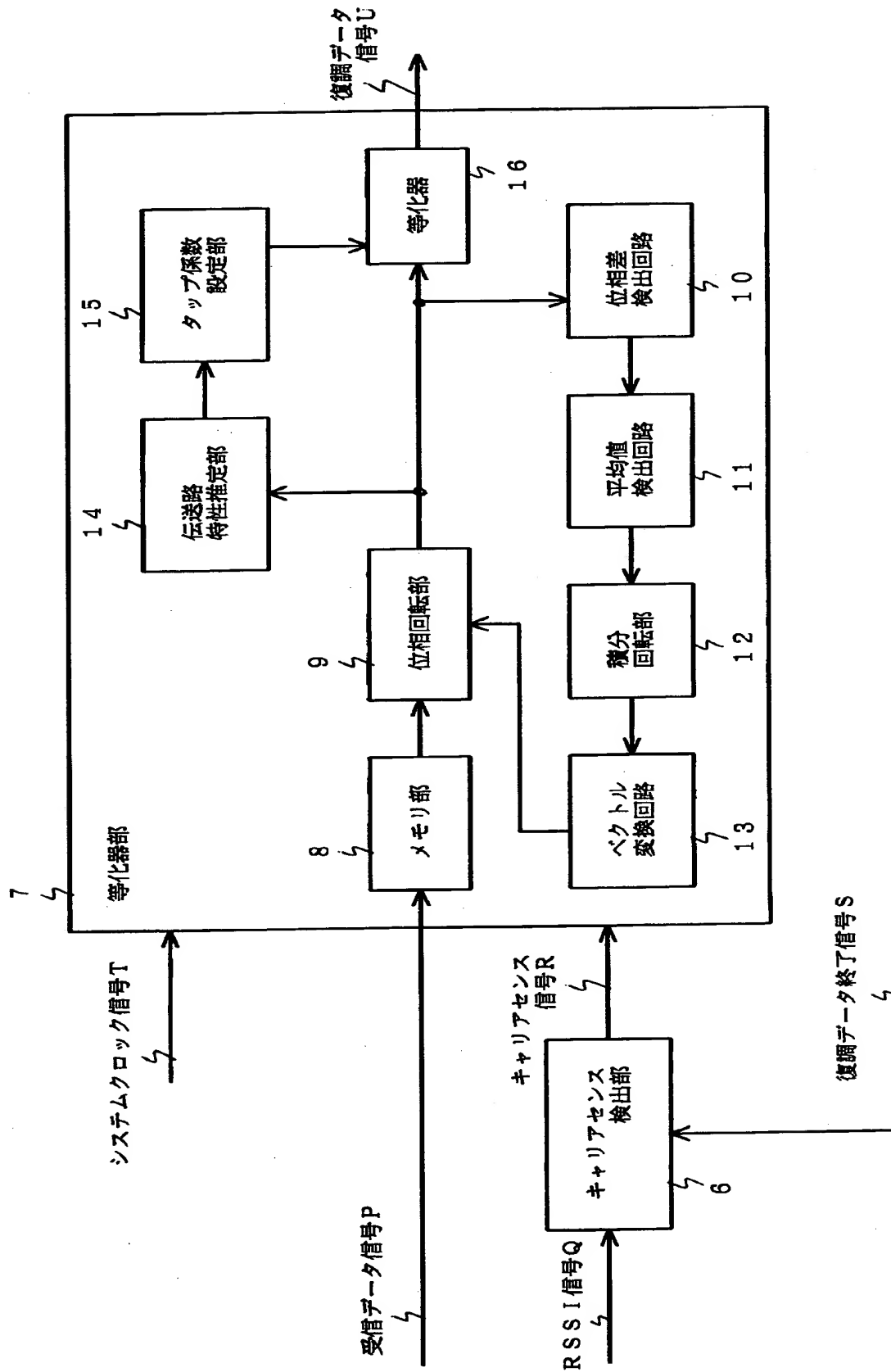


【図 2】

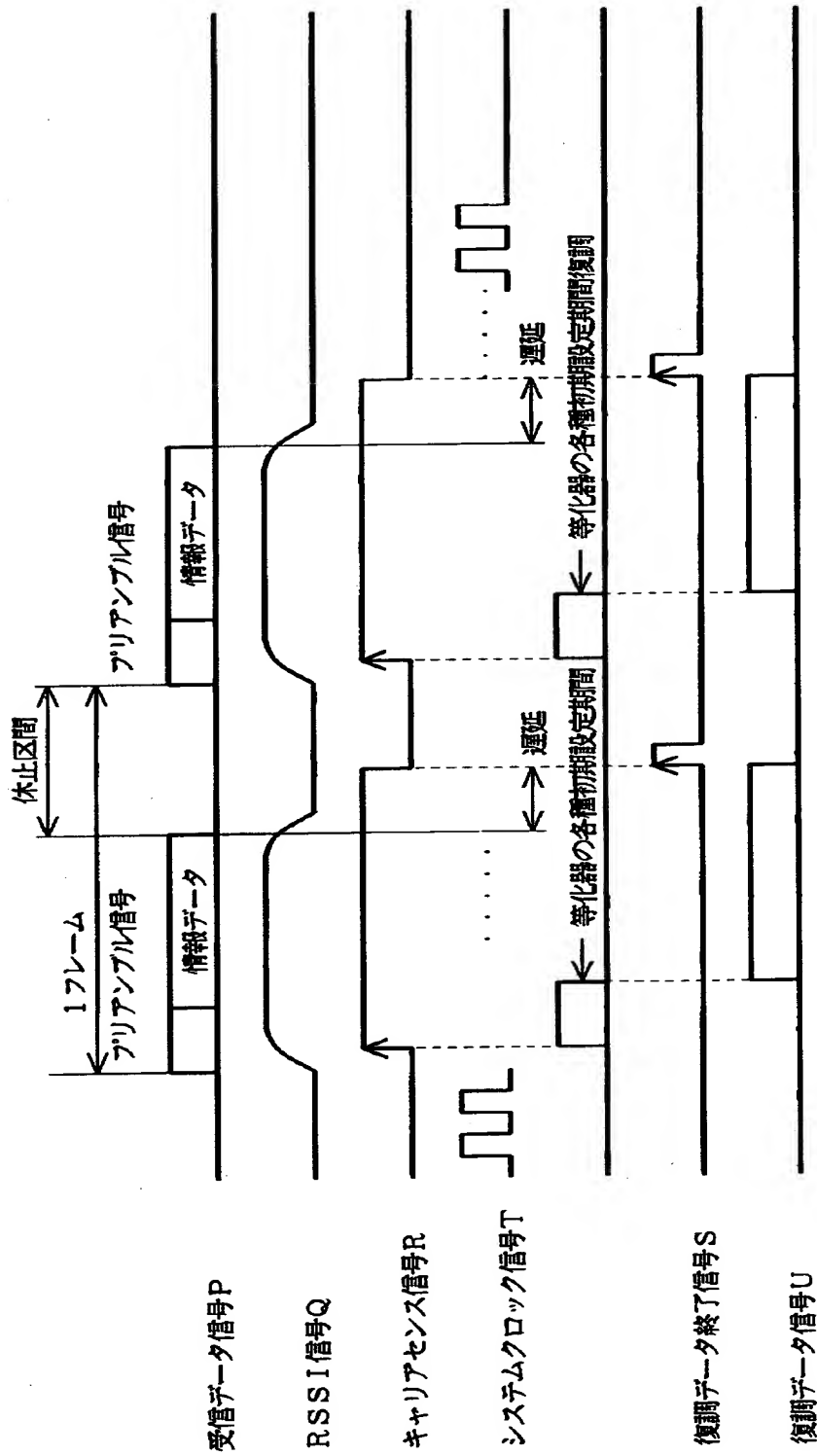


【図 3】

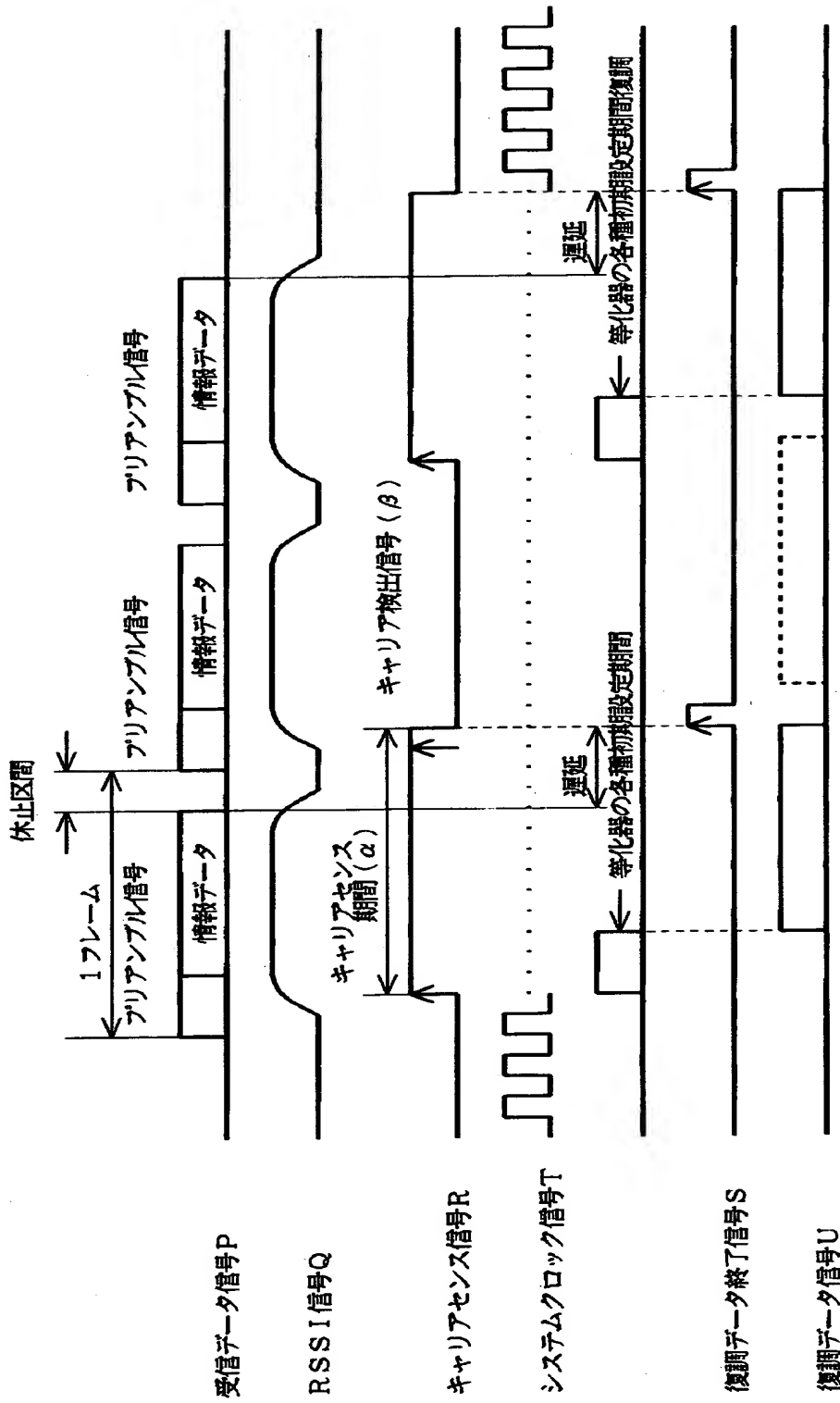




【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 連続した受信バーストでも正常にリアルタイム処理可能とし、消費電力を低減可能な等化器回路を提供する。

【解決手段】 キャリアセンス制御部 2 は等化器部 4 a, 4 b の復調データゲート信号からキャリアセンスの終了を検出し、キャリアセンスの開始及びキャリアセンスの終了によって 1 フレーム毎に、等化器部 4 a, 4 b を交互に切替えるためのキャリアセンス信号を生成する。等化器部 4 a, 4 b はそれぞれキャリアセンス信号の入力後に周波数オフセットの検出と伝送路特性の推定とタップ係数の設定とを行い、その初期設定後に復調データゲート信号と復調データ信号とを生成する。受信データ切替部 5 は等化器部 4 a, 4 b からの復調データゲート信号を交互に切替えると同時に、等化器部 4 a, 4 b からの復調データ信号を切替えて復調データ信号 M を出力する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000004237]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	東京都港区芝五丁目7番1号
氏 名	日本電気株式会社